**DISSENY DIGITAL BÀSIC 2019-2020**

***PRÀCTICA 2: Implementació estructural d’un sistema digital***

***(dies 8, 11, 12, 13, 14 de novembre)***

**Treball a desenvolupar al laboratori:**

1. Implementeu la següent funció **funció\_2** de 4 variables d’entrada, **a**, **b**, **c** i **d**, i una sortida **f** tal com està escrita (és a dir, sense simplificar) i utilitzant la metodologia lògica i l’estructural descrita anteriorment i sense realitzar la simplificació de la funció:

***f=(/a·b·/c+b·/d+a·c·d+a·/d) XOR (a+/d)***

1. Per tal de poder fer això caldrà que utilitzeu les portes lògiques de la pràctica anterior, amb arquitectures ‘**logica**’ i ‘**logica\_retard**’. En aquesta darrera arquitectura, imposeu un retard de 3 ns.
2. Escriviu l’entitat i arquitectura **estructural** corresponent a la funció que heu implementat. Per tal de comprovar el funcionament correcte, primer genereu-vos en un paper la taula de veritat corresponent a la funció. Després, elimineu els retards de tots els components que feu servir (és adir, feu servir inicialment l’arquitectura ‘**logica’**), i comproveu que sota les 16 combinacions de les variables d’entrada la sortida de la simulació coincideix amb la taula de veritat.
3. Ara considereu l’arquitectura retardada ‘**logica\_retard**’ i obteniu el comportament de la funció en aquestes condicions, fent que els senyals externs variïn cada 50 ns. Comproveu que hi ha diferències amb l’apartat b) que no són, exclusivament, un endarreriment de tota la funció de sortida. Justifiqueu aquestes diferències, afegint un comentari en el codi.
4. Ara feu que al banc de proves els senyals d’entrada variïn cada 5ns. Compareu aquest comportament amb el que s’esperaria per la funció lògica que realitza el circuit, que seria el donat a l’apartat d). Per què són diferents? Penseu-hi i justifiqueu-nos-ho (amb un altre comentari).